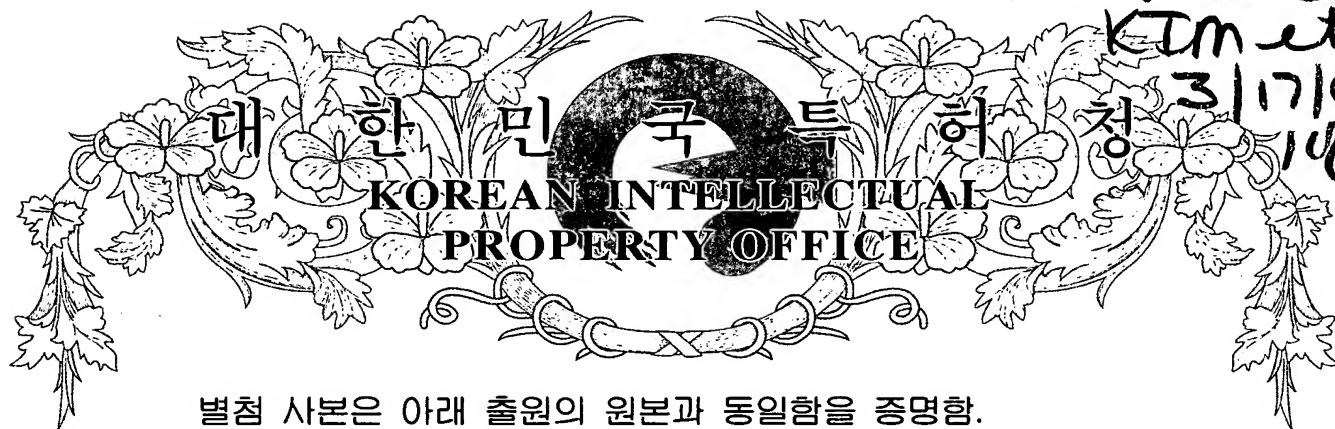


BSK13
(03) 205-8000
0630-1985 PUS1
New
KIM et al.
317104
1161



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0017194
Application Number

출원 년 월 일 : 2003년 03월 19일
Date of Application MAR 19, 2003

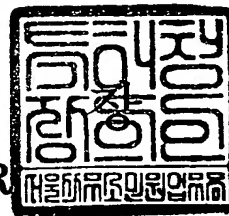
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003 년 11 월 26 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2003.03.19
【국제특허분류】	H04N
【발명의 명칭】	메모리 액세스 제어 장치
【발명의 영문명칭】	Memory access control apparatus
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	2002-027000-4
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	2002-027001-1
【발명자】	
【성명의 국문표기】	김성용
【성명의 영문표기】	KIM, Sung Yong
【주민등록번호】	640422-1025712
【우편번호】	463-010
【주소】	경기도 성남시 분당구 정자동 상록마을 임광아파트 408-501
【국적】	KR
【발명자】	
【성명의 국문표기】	최종인
【성명의 영문표기】	CHOI, Jong In
【주민등록번호】	720131-1025929



1020030017194

출력 일자: 2003/12/2

【우편번호】 431-080
【주소】 경기도 안양시 동안구 호계동 1053-4 목련아파트 802-703
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
김용인 (인) 대리인
심창섭 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 2 면 2,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 7 항 333,000 원
【합계】 364,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

L

**【요약서】****【요약】**

본 발명은 와핑이 용이하도록 메모리 액세스를 제어하는 장치에 관한 것으로서, 특히 영상 데이터를 편쿠션이나 키스톤과 같은 와핑 기능을 구현하기 위해 메모리에 저장된 영상 데이터를 수직 방향으로 액세스하는 경우나 수평 방향으로 액세스하는 경우에 상관없이 최소의 메모리 액세스 레이턴시를 가지도록 하는 것을 전체 시스템의 성능 저하 없이 구현할 수 있다. 특히, RGB 영상에 대해서 RGB 데이터를 하나의 단위로 처리함으로써 전체 시스템의 성능을 향상시킬 수 있다.

【대표도】

도 2

【색인어】

와핑, 키스톤, 편쿠션, 메모리 액세스 레이턴시



【명세서】

【발명의 명칭】

메모리 액세스 제어 장치{Memory access control apparatus}

【도면의 간단한 설명】

도 1은 일반적인 영상 데이터의 메모리 매핑 예를 보인 도면

도 2는 본 발명에 따른 영상 데이터의 메모리 매핑 예를 보인 도면

도 3a는 본 발명에서 한 뱅크에 저장되는 YC 영상 데이터의 배열 예를 보인 도면

도 3b는 본 발명에서 한 뱅크에 저장되는 RGB 영상 데이터의 배열 예를 보인 도면

도 4는 본 발명에서 HD1920*540 영상을 실제 SDRAM에 저장하는 예를 보인 도면

도 5는 본 발명의 SDRAM에 저장할 픽셀 데이터가 입력되면 SDRAM의 물리적 어드레스를 구하는 구성 블록도

도 6은 본 발명에서 저장할 영상이 RGB 영상인 경우, 외부 메모리와 포맷 변환부 간의 데이터 입출력에 대한 예를 보인 도면

도면의 주요부분에 대한 부호의 설명

601 : 외부 메모리 602 : 디믹스

603,605 : FIFO 메모리 604 : 포맷 변환부

606 : 믹스

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <12> 본 발명은 일반적으로 영상을 외부 메모리에 저장하는데 있어서 임의의 비율로 키스톤/핀쿠션과 같은 영상을 포맷 변환하기 용이하도록 영상을 메모리에 저장하는 메모리 액세스 제어 장치에 관한 것이다.
- <13> 최근에는 다양한 디스플레이를 위해 일반적인 수평방향으로 영상을 포맷 변환하는 것이 아니라 비선형적으로 수평방향이든 수직방향이든 영상을 변환하고자 한다. 이런 포맷 변환의 어플리케이션을 핀쿠션(pincushion), 키스톤(keystone)이라 하고, 여러 가지 디스플레이 장치에서 사용할 수 있다. 예를 들어, 프로젝터와 같은 영상기기에서는 화면을 스크린에 투사하여 디스플레이할 때 영상을 반사하는 스크린에 의해서 부분적으로 영상이 비선형적으로 찌그러지는 현상이 나타나게 된다. 따라서, 이러한 영상이 부분적으로 변형되는 것을 영상 포맷 변환기에서 적절히 특정 부분의 영상을 변환하여 줌으로써, 사용자가 영상을 감상하는데 불편함이 없이 감상할 수 있도록 한다. 또한, 일반적인 브라운관을 기반으로 하는 영상 디스플레이 장치에서도 기본적으로 곡면인 화면에 디스플레이하게 되면, 브라운관 중심에서는 영상은 찌그러짐 없이 영상을 화면에 디스플레이할 수 있지만, 브라운관 사방 끝으로 가면 영상이 선형적으로 화면에 디스플레이할 수 없게 된다.
- <14> 이와 같이 모든 영상 기기에서는 영상을 화면에 디스플레이하는데 있어서 비선형적으로 디스플레이할 수 있으면 본래의 영상을 화면에 찌그러짐없이 디스플레이할 수 있다. 이러한 기

능인 핀쿠션, 키스톤과 같은 기능을 포함한 것을 와핑이라 하며, 이것을 구현하기 위해서는 영상을 수직방향으로 외부 메모리에서 액세스할 수 있어야 한다.

<15> 기존에는 영상을 라스터 방식으로 메모리에 저장한 후 이를 읽어내어 와핑(warping)하였는데, 이러한 경우 상당히 많은 메모리 액세스 레이턴시(memory access latency)로 영상 데이터를 외부 메모리에서 읽어 와 처리하는 문제점이 있었다.

<16> 즉, 상기된 종래의 방법은 실질적으로 영상을 시간내에 처리하여 화면에 디스플레이할 수 없게 된다. 간단한 예로 설명하면 다음과 같다.

<17> 가장 기본이 되는 NTSC 영상을 기준으로 720x480i를 영상을 비선형적으로 처리하는 경우에 먼저 수직 방향으로 처리한 후, 메모리에 저장하고 다시 메모리에서 읽어오면서 수평방향으로 처리하는 경우에 대해서 설명하자.

<18> 기본적으로 아날로그 영상을 외부에서 디지털 신호로 변환하고, 변환된 디지털 영상 신호를 메모리에 저장하게 되는데, 이때 영상은 라스터 스캔으로 외부에서 들어오게 되므로 들어오는 순서대로 그냥 메모리에 저장하게 된다.

<19> 여기서, 일반적으로 사용되는 메모리에 대해서 간략히 설명하면, 데이터를 저장하는 셀이 일차원으로 구성되어 있다. 따라서 외부의 데이터를 순차적으로 저장하게 된다. 이렇게 순차적으로 저장된 영상 데이터를 영상의 수직 방향으로 읽어오는 경우에 상당한 메모리 액세스 레이턴시(memory access latency)를 가지게 된다. 예를 들어, 동기식 디램(SDRAM)을 외부 메모리로 사용하고, 서로 인접되어 있는 데이터를 액세스하는 경우에는 데이터를 읽어오기 위해 필요한 클럭 수보다 적은 메모리 액세스 레이턴시를 가지고, 외부 메모리에서 읽어올 수 있다.



- <20> 즉, '데이터를 읽어오기 위해 필요한 클럭 수 > 메모리를 액세스하기 위해 필요한 클럭 수'로 데이터를 외부 메모리에서 읽어와야 전체 메모리에서 데이터를 가지고 오는 글로벌 밴드폭(global bandwidth)이 향상된다.
- <21> 그런데 수평방향으로 영상을 순차적으로 외부 메모리에 저장한 후, 영상 와핑 처리를 위해 상기 메모리에서 수직방향으로 데이터를 읽어오는 경우 상당한 메모리 액세스 레이턴시를 갖고 데이터를 읽어오게 된다.
- <22> 예를 들어, 512k X 16bits X 4 banks SDRAM를 사용하는 경우, 한 라인에 필요한 컬럼(column)의 수는 한 컬럼에 2개의 픽셀 데이터가 들어가므로 $720/2 = 360$ 컬럼이고, 한 बैं크의 컬럼 수는 256이다. 여기서, 2개의 픽셀 데이터를 하나의 워드로 정의하고, 항상 32개의 워드 단위로 메모리 액세스한다고 가정할 때, 32라인의 수직 방향으로 픽셀 데이터를 가져오기 위해서는 매 라인마다 बैं크 전환(bank change)를 하게 되며, 이 बैं크 전환을 요청하는 명령을 SDRAM 인터페이스에 보내는 과정에서 일정 클럭수의 메모리 액세스 레이턴스(예를 들어, 6 클럭수)가 생기게 된다. 즉, 1개의 워드를 액세스하는데 필요한 클럭수는 1개일 경우, 32개의 워드 데이터를 가져오기 위해 필요한 클럭 수는 32개임에도 불구하고, 32번의 बैं크 전환을 하면서 메모리를 액세스하기 위해 필요한 클럭수는 $(6 \text{ 클럭수} \times 32\text{번}) - 1 [\text{클럭수}]$ 가 필요하게 된다. 따라서, 글로벌 밴드폭 효율이 매우 심각하게 떨어지게 된다. 그러므로, 기존의 방식으로 는 데이터를 무조건 수평방향으로 외부 메모리에 저장할 수 없게 된다.
- <23> 즉, 일반적으로 영상 데이터를 처리한 후나 또는, 처리전의 영상 데이터를 외부 메모리에 저장하게 된다. 이때 단순히 들어오는 순서대로 영상 데이터를 외부 메모리에 저장하였는데, 상기 외부 메모리에서 읽어내 처리해야 하는 순서가 영상의 수직 방향이라면,



전체 시스템에 중요한 글로벌 메모리 밴드폭과 로컬 메모리 밴드폭에 상당한 문제를 일으켜서 전체 시스템이 동작하는데 문제를 발생하게 된다.

<24> 도 1은 일반적으로 영상 데이터를 외부 메모리에 저장하는 과정을 나타내는 도면으로서, 연속적으로 어드레스를 증가시키면서 영상 데이터를 저장하게 된다. 상기된 도 1과 같이 영상을 라인 단위로 연속적으로 처리하는 경우, 도 1의 102와 같이 수평 방향으로 영상 데이터를 외부 메모리에서 액세스할 경우에는 시스템의 최소의 메모리 액세스 레이턴시를 가지고 처리할 수 있다.

【발명이 이루고자 하는 기술적 과제】

<25> 하지만, 도 1의 101과 같이 수직방향으로 영상 데이터를 외부 메모리에서 액세스할 경우에는 도 1의 103과 같이 여러 번에서 수십 번까지 बैं크를 변경하면서 영상 데이터를 액세스하게 된다. 이때, 서로 다른 बैं크와 로우(row)에 있는 영상 데이터를 액세스할 때에는 메모리 액세스 레이턴시를 가지게 되는데, 순차적으로 저장된 수평 방향의 데이터를 가지고 올 때 필요한 메모리 액세스 레이턴시를 1이라 하면 수직 방향으로 10개의 영상 데이터를 가지고 오는 도 1의 경우, 메모리 액세스 레이턴시가 9가 되어 전체 시스템에 심각할 만큼의 글로벌 메모리 밴드폭과 로컬 메모리 밴드폭이 떨어지게 된다.

<26> 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로서, 본 발명의 목적은 수평방향으로 영상 데이터를 처리하든지 수직방향으로 영상 데이터를 처리하든지 상관없이 최소의 메모리 액세스 레이턴시를 가지도록 영상 데이터를 메모리에 저장하는 제어 장치를 제공함에 있다.

**【발명의 구성 및 작용】**

- <27> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 와핑이 용이한 메모리 액세스 제어 장치는, 외부 메모리에 저장된 영상 데이터를 수평 방향으로 읽어 와 처리하든, 수직 방향으로 읽어와 처리하든 즉, 읽어오는 방향에 상관없이 최소의 메모리 액세스 레이턴시의 클럭 수로 영상 데이터를 읽어오도록 함으로써, 전체의 글로벌 밴드폭에 대하여 최소의 손실로 메모리에 대한 액세스 효율을 높일 수 있다.
- <28> 또한, 본 발명은 RGB를 동시에 메모리에서 읽고 쓰기를 할 때 수직방향으로 읽고 쓰거나, 수평방향으로 읽고 쓰거나에 상관없이 최소의 메모리 액세스 레이턴시를 가지고 상기 외부 메모리의 데이터를 액세스할 수 있도록 하는데 그 특징이 있다.
- <29> 이렇게 하므로써 수직 방향으로 영상 데이터를 읽어오도록 제어하는 메모리 제어 블록과 수평 방향으로 영상 데이터를 읽어오도록 제어하는 메모리 제어 블록을 하나의 블록으로 설계할 수 있다. 이로 인해 게이트 수를 줄일 수 있으며, 또한 상기 메모리 제어 블록을 외부에서 제어하는데 용이하도록 몇 개의 인자만으로 메모리 액세스 방식을 모두 제어할 수 있는 것에 특징이 있다.
- <30> 본 발명의 다른 목적, 특징 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.
- <31> 이하, 첨부된 도면을 참조하여 본 발명의 실시예의 구성과 그 작용을 설명하며, 도면에 도시되고 또 이것에 의해서 설명되는 본 발명의 구성과 작용은 적어도 하나의 실시예로서 설명되는 것이며, 이것에 의해서 상기한 본 발명의 기술적 사상과 그 핵심 구성 및 작용이 제한되지는 않는다.

- <32> 이에 따른 실시예가 도 2 내지 도 4에 도시되어 있다.
- <33> 그리고, 이에 따른 기능 블록에 외부의 RGB 영상 데이터를 전달하는데 있어 용이하도록 설계되어 있는 예를 도 6에 나타냈으며, 저장할 픽셀 데이터가 입력되면 메모리의 물리적 어드레스를 생성하는 예가 도 5에 도시되어 있다.
- <34> 도 2는 한 라인에 있는 영상 데이터를 연속적으로 외부 메모리에 저장하지 않고, 일정한 규칙에 따라 여러 बैं크와 여러 로우에 걸쳐서 저장하는 것을 나타내는 도면이다. 이렇게 함으로써, 외부 메모리에서 데이터를 액세스할 때 수직방향으로 액세스하든, 수평 방향으로 액세스하든지에 상관없이 똑같은 메모리 액세스 레이턴시를 가질수 있다.
- <35> 도 2의 (a)는 외부 메모리에 저장할 영상으로서, 201은 영상 데이터를 XY축으로 표현한 것이다. 도 2의 (b)는 4개의 बैं크를 가지는 외부 메모리의 구조로서, 202는 같은 बैं크 내 같은 로우에 도 2의 (a)의 여러 라인의 일부분의 데이터를 나누어서 저장하는 것을 나타내고 있다. 예를 들어, 도 2의 (b)의 0 बैं크의 첫 번째 로우에는 도 2의 (a)의 각 라인의 첫번째 영상 데이터가 순차적으로 저장된다. 그리고, 도 2의 (b)의 1 बैं크의 첫 번째 로우에는 도 2의 (a)의 각 라인의 두번째 영상 데이터가 순차적으로 저장된다. 다른 बैं크들도 마찬가지이다.
- <36> 도 2의 (b)에서처럼 같은 बैं크와 로우에 여러 라인의 영상 데이터를 저장함으로써, 수직 방향으로 영상 데이터를 액세스해야 하는 경우에 최소의 메모리 액세스 레이턴시로 액세스할 수 있다. 또한, 도 2의 (b)의 203과 같이 한 라인의 영상 데이터도 일정한 규칙을 가지고 각 बैं크와 각 बैं크내의 각 로우에 분산시켜 저장하면 즉, 일정한 규칙을 가지고 적당한 크기의 픽셀 수 만큼씩 각 라인의 영상 데이터를 잘라서 서로 다른 बैं크와 बैं크 내의 서로 다른 로우에 저장하면, 수평 방향으로 영상 데이터를 액세스하는 경우에도 최소의 메모리 액세스 레이턴시로 영상 데이터를 액세스할 수 있게 된다.



- <37> 도 3은 이를 좀 더 구체적으로 나타낸 것으로, 한 뱅크에 저장되는 영상 데이터의 배열에 대한 실시예이다.
- <38> 도 3a의 301은 일반적인 SDRAM의 하나의 뱅크를 영상의 XY방향으로 나타낸 것이다. 도 3의 302와 303은 한 클럭에 액세스하는 단위인 워드로써, 각각 영상의 휘도(luminance ; Y)와 색(chrominance ; C) 성분을 나타낸 것이다.
- <39> 도 3과 같이 영상 데이터를 메모리에 저장하는 단위를 한 뱅크에 저장하는 단위로 정의할 수 있다. 이것을 뱅크당 워드수(word per bank)라 하며, 한 뱅크의 한 라인 즉, 로우에 저장될 수 있는 워드의 수라고 한다. 또한, 도 4의 401과 같이 단위 라인(unit line)을 정의할 수 있는데, 이것은 한 뱅크에 들어가는 라인의 수라고 정의한다. 예를 들어, 도 3a와 같이 정의하는 경우, 뱅크당 워드수는 8이고, 단위 라인은 16이 되는 것이다.
- <40> 또한, 도 3b의 304는 한 뱅크에 저장되는 RGB 영상의 배열에 대한 실시예를 나타낸 도면이고, 도 3b의 305,306,307은 각각 레드(Red), 그린(Green), 블루(Blue)를 나타낸 것이다. 도 3b의 304의 경우에는 RGB로 영상 데이터가 저장되므로 한 뱅크에서 사용하지 못한 쓸모없는(gabage) 영역이 생기게 된다. 이때, 뱅크 내에 상기 gabage 데이터 영역이 생기지 않도록 연속적으로 저장하여도 상관은 없다.
- <41> 단지, 나중에 설명할 단위 블록(unit block)의 형태가 달라지게 때문에 RGB 입력 일때와 YC 입력일 때에 따라 서로 다른 테이블을 가지게 되어 하드웨어적으로 게이트 카운트가 증가하게 된다. 도 3b의 304에서 뱅크당 워드수(word per bank)는 8이고, 단위 라인(unit line)은 10이 된다.

- <42> 이때, 상기 RGB 영상 데이터를 외부 메모리에 저장할 때 한번에 저장하고, 또한 저장된 RGB 영상 데이터를 액세스하는 경우에도 도 6과 같이 한번에 액세스해도 전혀 기능적으로 문제가 없게 된다.
- <43> 도 6에서 외부 메모리(601)와 포맷 변환부(604) 사이에는 디멀스(602)와 멀스(606) 그리고, FIFO 메모리(603,605)가 구비된다. 만일, 포맷 변환부(604)에서 포맷 변환된 RGB 데이터가 외부 메모리(601)에 저장될 때는 포맷 변환된 RGB 데이터가 각각의 FIFO 메모리(605)에서 일시 저장된 후 멀스(606)에서 다중화되어 외부 메모리(601)에 한번에 저장된다. 이때, 상기 외부 메모리(601)에 저장되는 RGB 데이터 배열은 상기된 도 3b와 같다. 한편, 외부 메모리(601)에 저장된 데이터를 포맷 변환부(604)에서 포맷 변환을 위해 액세스할 때는 상기 외부 메모리(601)에 저장된 RGB 데이터가 동시에 디멀스(602)로 액세스되고, 상기 디멀스(602)는 다중화된 RGB 데이터를 분리하여 각각의 FIFO 메모리(603)에 일시 저장한 후 포맷 변환부(604)로 출력한다.
- <44> 만약 RGB 데이터를 따로 따로 액세스하는 경우에 실질적으로 메모리 액세스 레이턴시가 3배로 늘어나게 되므로 전체적으로 시스템에 영향을 미칠 수 있게 된다. 즉, 한번 액세스하는데 필요한 메모리 액세스 레이턴시가 10이라고 하면, 한번에 RGB 데이터를 메모리에서 액세스하는 경우에는 메모리 액세스 레이턴시가 10이지만, RGB 데이터를 각각 액세스하는 경우에는 메모리 액세스 레이턴시가 30이 된다.
- <45> 도 4는 도 3의 영상을 실질적으로 SDRAM에 배열한 실시예이다. 여기서는 HD1920x1080i 영상에 대하여 설명한다. 이때, 상기 SDRAM에 저장되는 데이터는 도 3과 같은 단위로 저장되므로 한 뱅크에 8워드이고, 한 워드가 8픽셀로 구성되어지면 하나의 단위 라인을 메모리에 저장



하는데 필요한 로우의 개수는 다음의 수학적 식 1과 같이 계산되어진다. 이것을 단위 라인당 로우의 수(row per unit line)라 정의한다.

<46> 【수학적 식 1】 단위 라인당 로우의 수 = 7.5 로우

<47>
$$= 1920\text{픽셀} / (8(\text{픽셀/컬럼}) \times 8(\text{컬럼/뱅크}) \times 4(\text{뱅크/로우}))$$

<48> 또한, 영상 데이터를 외부 메모리에 저장할 때 프레임 또는, 필드로 저장하게 되고, 영상을 처리하는 단위 또한 같으므로 이것을 여기서는 오프셋이라 정의한다. 즉, 오프셋이란 한 필드가 메모리에서 차지하는 로우의 수이다. 상기 오프셋은 다음의 수학적 식 2와 같이 구할 수 있다.

<49> 【수학적 식 2】 오프셋 = (수직 라인/단위 라인) x 로우의 워드 수(word of row)

<50>
$$= (540/16) \times 7.5 = 254 \text{ rows}$$

<51> 또한, 하나의 단위 블록(unit block)을 정의하여 테이블로 만들어 사용함으로써, 하드웨어를 간단히 할 수 있다. 도 4의 401,402,403,404와 같이 4개의 단위 라인을 도 4의 405와 같이 하나의 단위 블록이라고 정의하고, 그와 관련된 것만을 테이블로 만들면 어떤 영상의 위치는 단위 블록을 이용하여 구할 수 있다. 이것을 나타낸 것이 도 5이다.

<52> 도 5는 물리적 어드레스를 구하는 기능 블록도로서, 501, 502는 각각 논리(logical) 좌표를 일정한 값으로 평준화 시키는 것을 나타내며, 도 5의 503은 상술한 단위 블록에 대한 값들을 ROM으로 저장하는 것을 나타낸다. 그리고, 도 5의 504는 CPU로서, 다양한 영상에 대한 인자값들을 저장하고 있으며, 저장할 데이터의 메모리 위치 계산을 위해 저장된 인자값들을 단위 블록에 대한 테이블(503)로 출력한다. 즉, 다양한 영상에 대해서 전술한 인자들 예를 들어, 뱅크당 워드의 수(word per bank), 단위 라인당 로우의 수(row per unit line), 오프셋(offset),



베이스 로우(base row)의 값들을 CPU(504)에 저장하여 처리함으로써, 실질적으로 필요한 게이트 카운트의 수를 줄일 수 있다. 여기서, 베이스 로우는 한 필드의 시작 로우 어드레스이다.

【발명의 효과】

<53> 이상에서와 같이 본 발명에 따른 와핑이 용이한 메모리 액세스 제어 장치에 의하면, 영상 데이터를 핀쿠션이나 키스톤과 같은 와핑 기능을 구현하기 위해 메모리에 저장된 영상 데이터를 수직 방향으로 액세스하는 경우나 수평 방향으로 액세스하는 경우에 상관없이 최소의 메모리 액세스 레이턴시를 가지도록 하는 것을 전체 시스템의 성능 저하 없이 구현할 수 있다. 특히, RGB 영상에 대해서 RGB 데이터를 하나의 단위로 처리함으로써 전체 시스템의 성능을 향상시킬 수 있다. 이것은 구현하는 데 있어 하드웨어와 소프트웨어에서 처리하는 부분을 적절히 나눔으로써 하드웨어의 양을 줄이고 소프트웨어적으로 처리하는 부분을 간단 명료하게 정의할 수 있다.

<54> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

<55> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

**【특허청구범위】****【청구항 1】**

저장할 영상 데이터가 입력되면 계산된 로우, 뱅크, 컬럼 위치에 저장하는 외부 메모리;

다양한 영상에 대해서 뱅크당 워드의 수, 하나의 뱅크에 저장되는 로우의 수인 단위 라인당 로우의 수, 한 필드가 차지하는 로우의 수인 오프셋, 한 필드의 시작 로우 어드레스인 베이스 로우 값을 저장하고, 상기 외부 메모리에 저장하기 위해 입력되는 영상에 해당하는 뱅크당 워드의 수, 단위 라인당 로우의 수, 오프셋, 베이스 로우 값을 출력하는 제어부; 그리고

상기 외부 메모리에 저장할 입력 영상의 수평, 수직 위치 좌표값에 상기 제어부에서 출력되는 인자값들을 적용하여 상기 외부 메모리의 로우, 뱅크, 컬럼을 계산하는 단위 블록 메모리 제어부를 포함하여 구성되는 것을 특징으로 하는 메모리 액세스 제어 장치.

【청구항 2】

제 1 항에 있어서, 상기 외부 메모리는

상기 메모리 제어부의 제어에 의해 같은 뱅크 내 같은 로우에 입력 영상의 여러 라인의 일부분의 데이터를 나누어서 저장하는 것을 특징으로 하는 메모리 액세스 제어 장치.

【청구항 3】

제 1 항에 있어서, 상기 외부 메모리는

상기 메모리 제어부의 제어에 의해 입력 영상의 한 라인의 데이터를 일정한 규칙을 가지고 각 뱅크와 각 뱅크내의 각 로우에 분산시켜 저장하는 것을 특징으로 하는 메모리 액세스 제어 장치.

**【청구항 4】**

제 1 항에 있어서, 상기 제어부는

하기의 식을 적용하여 읍셋을 계산하는 것을 특징으로 하는 메모리 액세스 제어 장치.

읍셋 = (수직 라인/단위 라인) x 로우의 워드 수(word of row)

【청구항 5】

제 1 항에 있어서, 상기 메모리 제어부는

N개의 단위 라인으로 구성되는 단위 블록을 정의하고, 단위 블록에 관련된 정보를 테이블화하는 것을 특징으로 하는 메모리 액세스 제어 장치.

【청구항 6】

제 1 항에 있어서, 상기 메모리 제어부는

상기 외부 메모리로 입력되는 영상이 RGB 영상인 경우 한번의 액세스로 RGB 영상이 외부 메모리에 저장되도록 제어하는 것을 특징으로 하는 메모리 액세스 제어 장치.

【청구항 7】

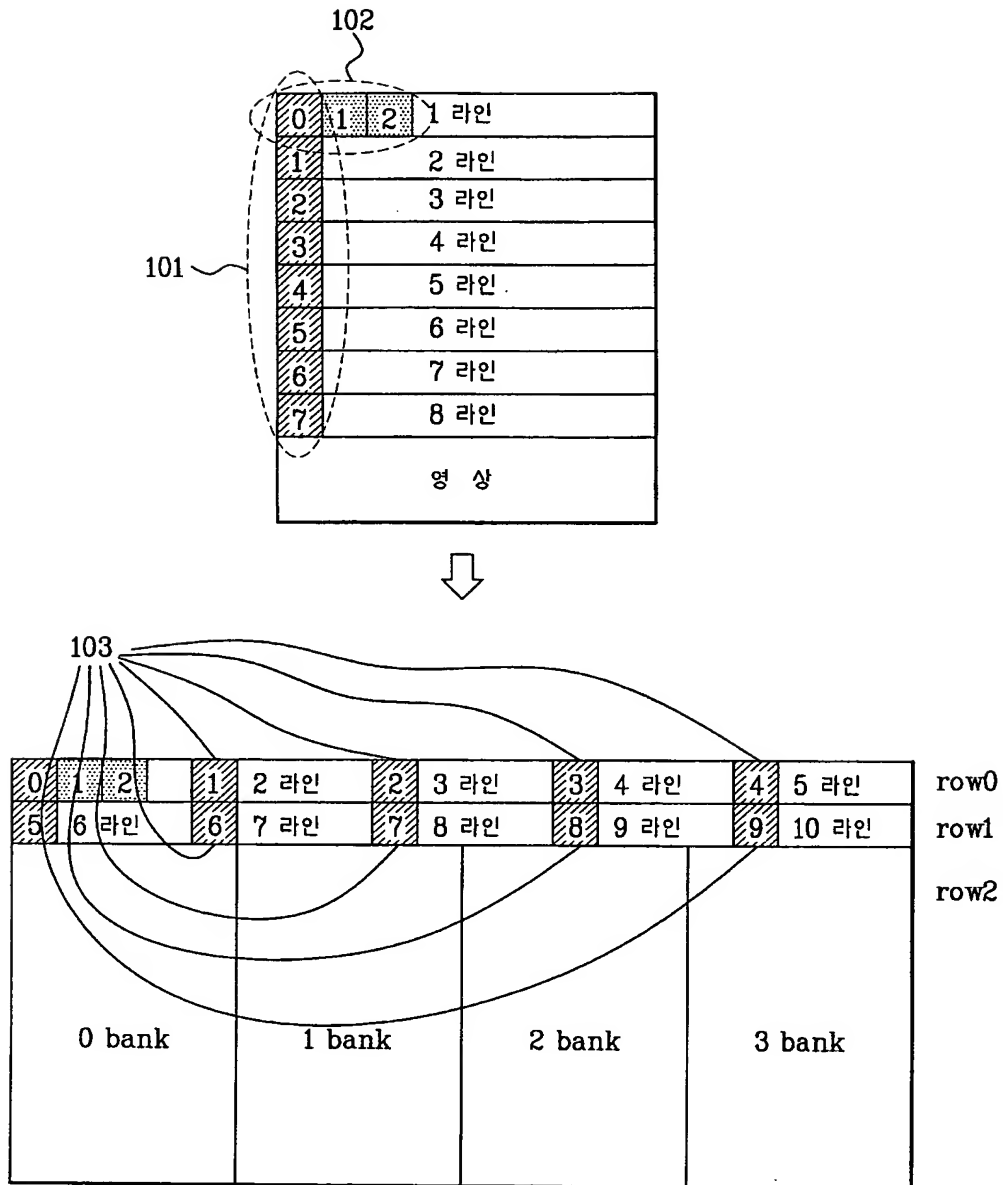
제 1 항에 있어서, 상기 메모리 제어부는

상기 외부 메모리에 저장된 영상이 RGB 영상인 경우 이를 액세스할 때 RGB 영상이 한번에 액세스되도록 제어하는 것을 특징으로 하는 메모리 액세스 제어 장치.



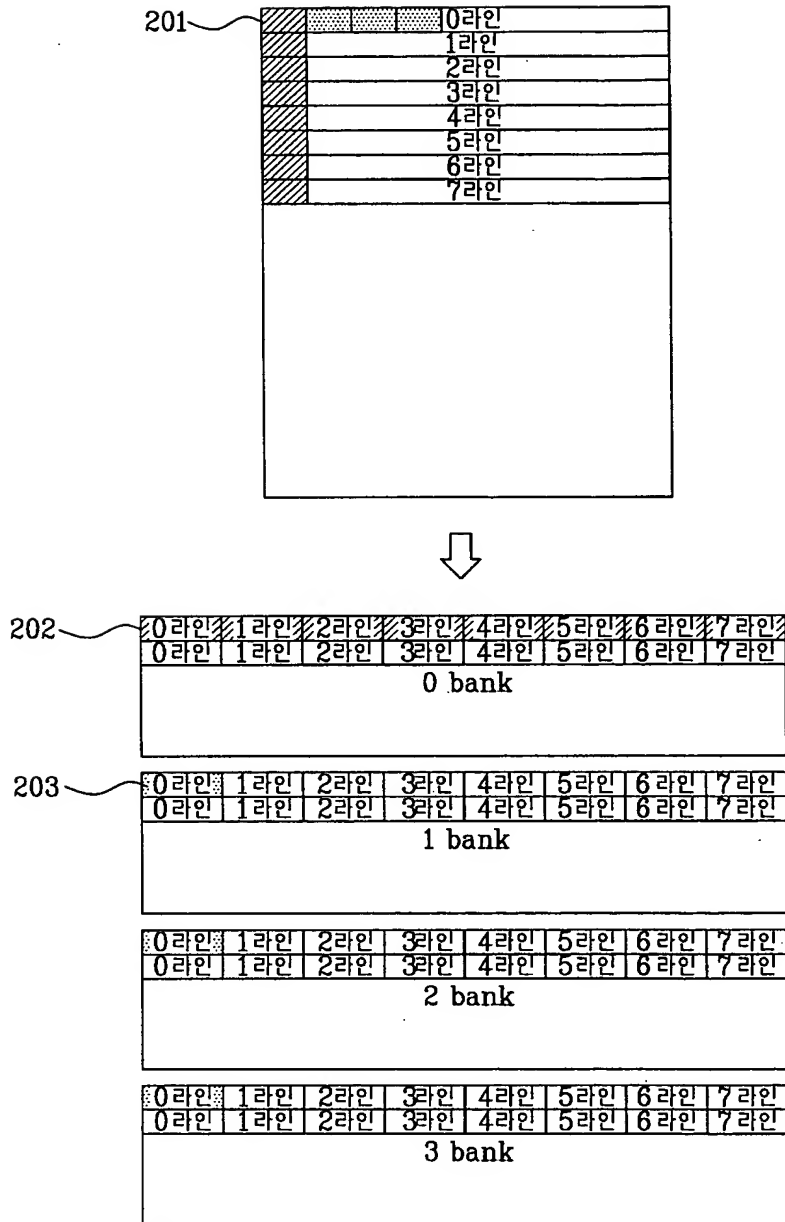
【도면】

【도 1】



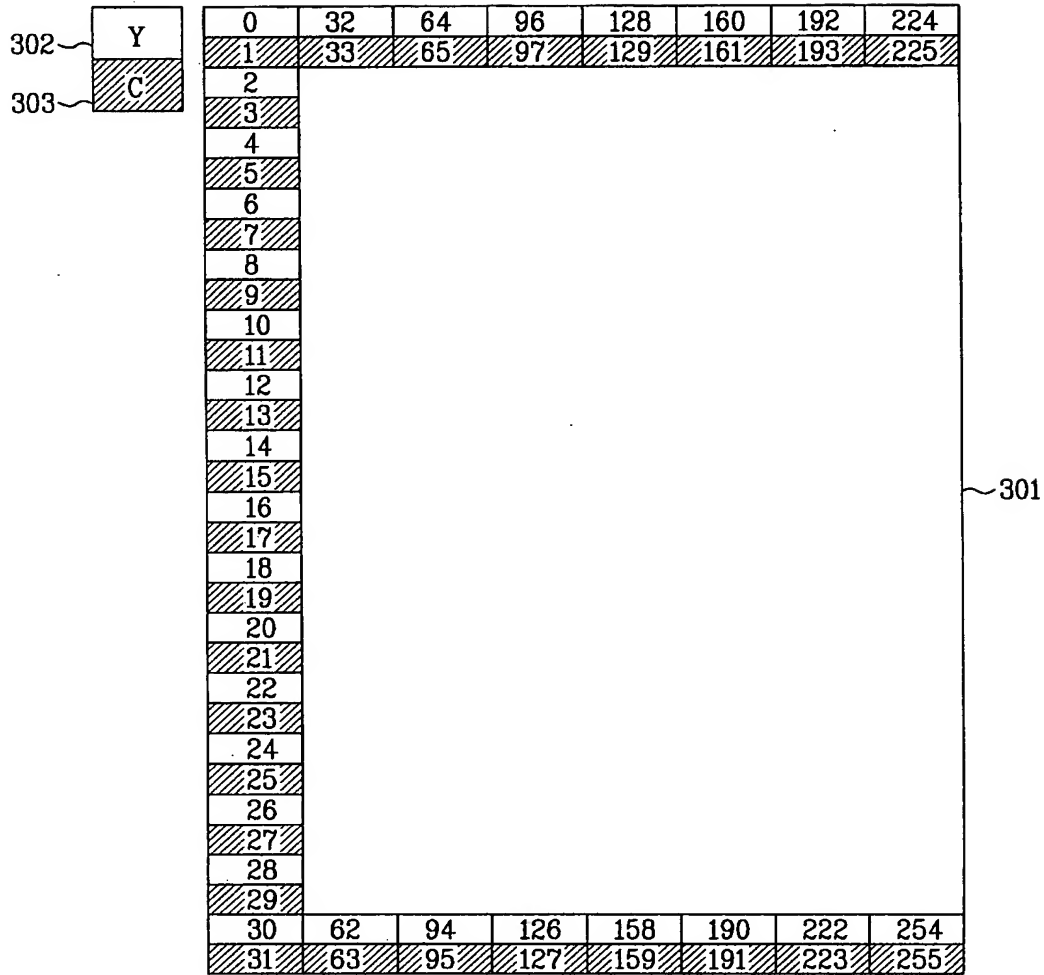


【도 2】



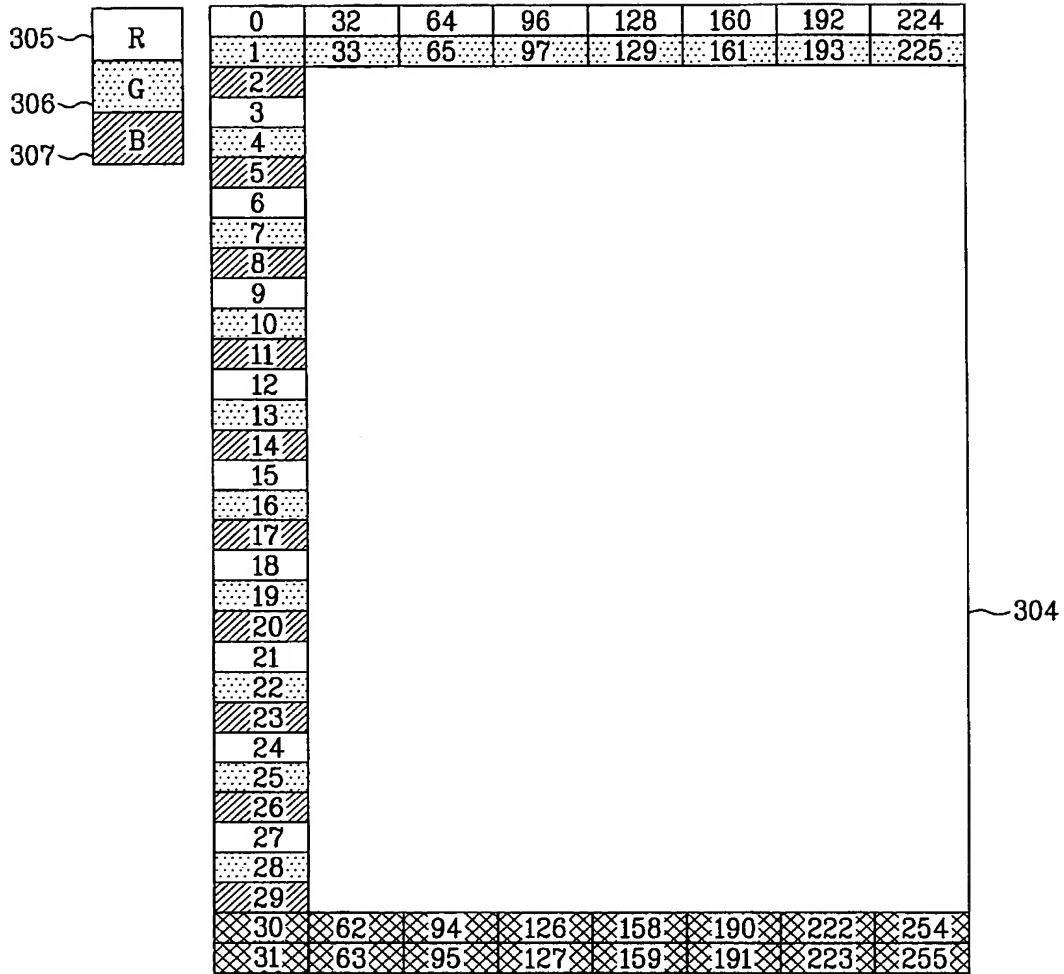


【도 3a】



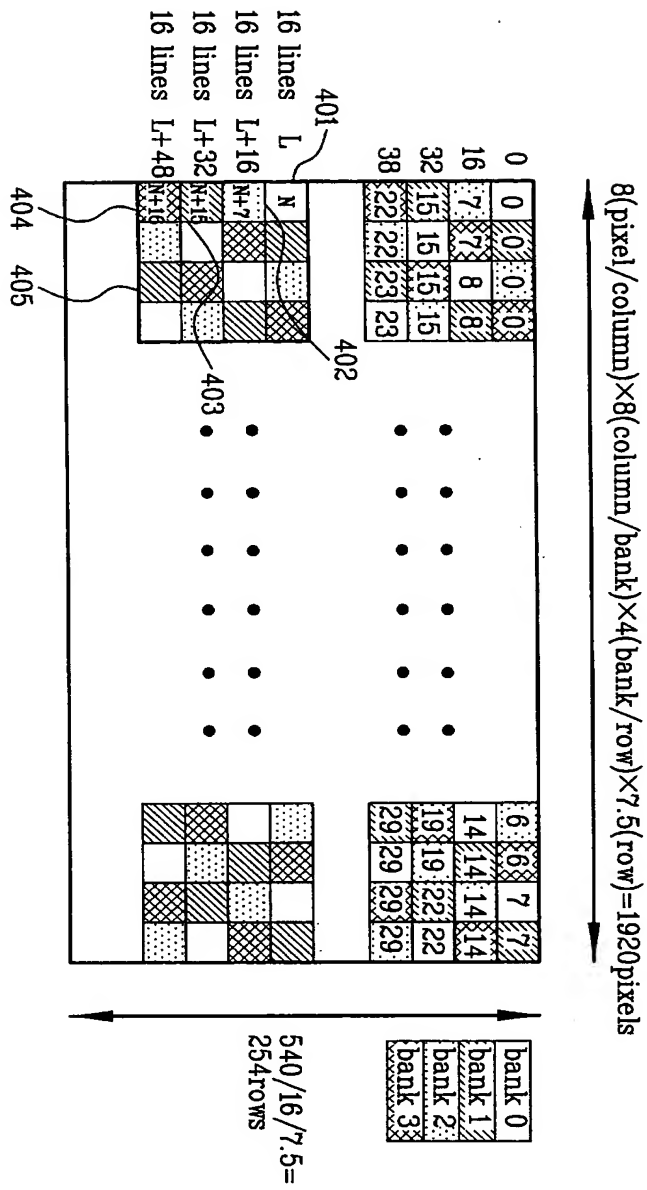


【도 3b】



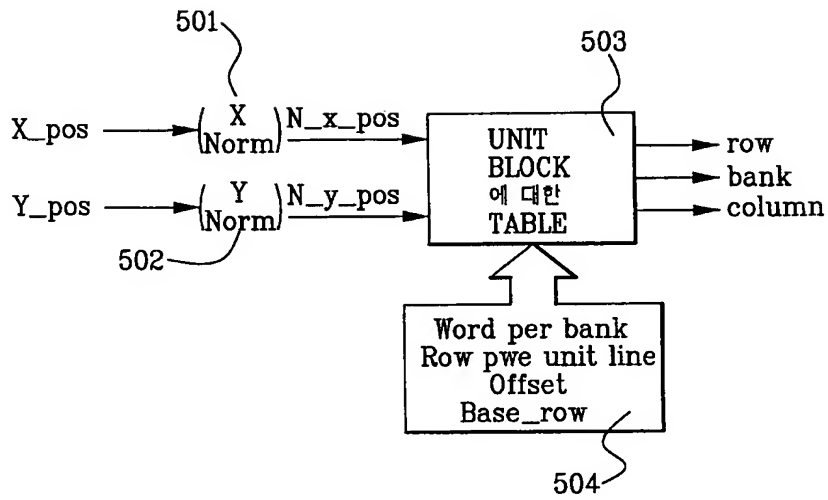


【도 4】





【도 5】



【도 6】

